

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第6307697号
(P6307697)

(45) 発行日 平成30年4月11日(2018.4.11)

(24) 登録日 平成30年3月23日(2018.3.23)

(51) Int.Cl.

F I

A 6 1 B 1/04 (2006.01)

A 6 1 B 1/04 5 3 0

請求項の数 8 (全 14 頁)

(21) 出願番号	特願2017-554530 (P2017-554530)	(73) 特許権者	000000376
(86) (22) 出願日	平成29年4月26日 (2017.4.26)		オリンパス株式会社
(86) 国際出願番号	PCT/JP2017/016560		東京都八王子市石川町2951番地
審査請求日	平成29年10月17日 (2017.10.17)	(74) 代理人	110002147
(31) 優先権主張番号	特願2016-94727 (P2016-94727)		特許業務法人酒井国際特許事務所
(32) 優先日	平成28年5月10日 (2016.5.10)	(72) 発明者	本原 寛幸
(33) 優先権主張国	日本国(JP)		東京都八王子市石川町2951番地 オリ ンパス株式会社内
早期審査対象出願		(72) 発明者	川内 和樹
			東京都八王子市石川町2951番地 オリ ンパス株式会社内
		審査官	森川 能匡
			最終頁に続く

(54) 【発明の名称】 電子回路ユニット、撮像ユニット、撮像モジュールおよび内視鏡

(57) 【特許請求の範囲】

【請求項 1】

表面に複数の第1の電極パッド、裏面に複数の実装ランドおよび複数の第2の電極パッドが形成され、複数のビアおよび配線を有する第1の回路基板と、

表面にダミーパッドと、前記第1の回路基板の第2の電極パッドと接合部材を介してそれぞれ接続されている複数の第3の電極パッドが形成され、複数のビアおよび配線を有する第2の回路基板と、

前記実装ランドに接続される複数の電子部品と、
を備え、

前記ダミーパッドの少なくとも一部は、前記第1の回路基板と前記第2の回路基板との接続面に直交する方向に投影した際、前記複数の電子部品のうちの1つの電子部品のいずれか一方の電極の少なくとも一部と重なり、

前記投影により前記ダミーパッドが重なる電子部品の前記実装ランドと前記ダミーパッドとは、所定の経路で接続され、

前記所定の経路は、

前記実装ランドと前記第2の電極パッドとを接続する前記第2の回路基板のビアおよび配線と、

前記第3の電極パッドと前記ダミーパッドとを接続する前記第1の回路基板のビアおよび配線と、

前記第2の電極パッドと前記第3の電極パッドとを接続する前記接合部材と、を有する

10

20

ことを特徴とする電子回路ユニット。

【請求項 2】

前記第 1 の回路基板の裏面には凹部が形成され、

前記第 1 の回路基板の凹部に形成された前記実装ランドに前記電子部品が実装されていることを特徴とする請求項 1 に記載の電子回路ユニット。

【請求項 3】

前記第 2 の回路基板の表面には凹部が形成され、

前記第 1 の回路基板に実装された前記電子部品は前記第 2 の回路基板の凹部に収容されていることを特徴とする請求項 1 に記載の電子回路ユニット。

【請求項 4】

前記ダミーパッドが接続されるビアおよび配線は、電源ラインまたはグラウンドラインであって、

前記投影により前記ダミーパッドが重なる電子部品は、コンデンサであることを特徴とする請求項 1 に記載の電子回路ユニット。

【請求項 5】

前記ダミーパッドは、前記第 2 の回路基板の表面の中心に対して回転対称な位置にあり、アライメントマークとして機能することを特徴とする請求項 1 に記載の電子回路ユニット。

【請求項 6】

請求項 1 に記載の電子回路ユニットと、

表面に撮像素子を有し、裏面にセンサ電極が形成された半導体パッケージと、
を備え、

前記電子回路ユニットの第 1 の電極パッドと、前記半導体パッケージのセンサ電極とは、接合部材を介してそれぞれ接続され、

前記電子回路ユニットは、前記半導体パッケージの光軸方向の投影面内に位置することを特徴とする撮像ユニット。

【請求項 7】

請求項 1 に記載の電子回路ユニットと、

表面に撮像素子を有し、裏面にセンサ電極が形成された半導体パッケージと、
複数のケーブルと、
を備え、

電子回路ユニットの第 2 の回路基板の対向する 2 つの側面には、ケーブル接続電極が形成され、前記複数のケーブルは該ケーブル接続電極にそれぞれ接続され、

前記電子回路ユニットの第 1 の電極パッドと、前記半導体パッケージのセンサ電極とは、接合部材を介してそれぞれ接続されるとともに、

前記電子回路ユニットおよび前記複数のケーブルは、前記半導体パッケージの光軸方向の投影面内に位置することを特徴とする撮像モジュール。

【請求項 8】

請求項 6 に記載の撮像ユニットが先端に設けられた挿入部を備えたことを特徴とする内視鏡。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子回路ユニット、撮像ユニット、撮像モジュールおよび内視鏡に関する。

【背景技術】

【0002】

従来、被検体内に挿入されて被検部位の観察等を行う内視鏡が知られており、医療分野等で広く利用されている。この内視鏡は、可撓性を有する細長の挿入具の先端部に、撮像素子等の電子部品を実装した電子回路ユニットを含む撮像モジュールが内蔵されて構成されている。挿入具の先端部は、被検者の負担軽減のために、細径化、短小化が望まれてい

10

20

30

40

50

る。

【 0 0 0 3 】

平面的な電子回路基板において接続ピッチの微細化や隣接する電子部品の実装間隔の縮小等により実装密度の向上を図るとともに、回路基板を積層して構成した電子回路ユニットが種々提案されている（例えば、特許文献 1 および 2 参照）。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開 2 0 1 5 - 6 0 9 4 7 号公報

【 特許文献 2 】 特開 2 0 0 6 - 2 3 7 7 6 号公報

10

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

このような電子回路ユニットにおいて、第 1 の回路基板と第 2 の回路基板とを接続する際、基板上に設けた位置合わせ用のアライメントマークにより位置合わせを行った後、はんだボール等の接合部材により接続されている。アライメントマークは、工程を簡素化する観点から、電極パッド等と同時に同一の金属で形成されている。回路基板上では実装される電子部品数が多く、また実装間隔も小さいため、アライメントマークは電子部品と重なりあう位置に配置される。しかしながら、小型化のために基板間の間隔を狭くすると、はんだボールの径のばらつきや、接続の際に加えられる圧力等により、電子部品とアライメントマークが接触し、ショートするおそれがあるため、基板間の間隔を狭くすることには限界があった。

20

【 0 0 0 6 】

本発明は、上記に鑑みてなされたものであって、小型化を図りながら、部品間のショートによる故障を防止することのできる電子回路ユニット、撮像ユニット、撮像モジュールおよび内視鏡を提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 0 7 】

上述した課題を解決し、目的を達成するために、本発明にかかる電子回路ユニットは、表面に複数の第 1 の電極パッド、裏面に複数の実装ランドおよび複数の第 2 の電極パッドが形成され、複数のビアおよび配線を有する第 1 の回路基板と、表面に 2 つのダミーパッドと、前記第 1 の回路基板の第 2 の電極パッドと接合部材を介して電気的および機械的にそれぞれ接続されている複数の第 3 の電極パッドが形成され、複数のビアおよび配線を有する第 2 の回路基板と、前記実装ランドに接続される複数の電子部品と、を備え、前記ダミーパッドは、前記第 1 の回路基板と前記第 2 の回路基板との接続面に直交する方向に投影した際、前記複数の電子部品のうちの 1 つの電子部品のいずれか一方の電極と重なり、前記投影により前記ダミーパッドが重なる電子部品の実装ランドは、前記第 2 の回路基板のビアおよび配線により前記第 3 の電極パッドと接続された前記ダミーパッドと、前記接合部材、前記第 2 の電極パッドならびに前記第 1 の回路基板のビアおよび配線により接続されていることを特徴とする。

30

40

【 0 0 0 8 】

また、本発明にかかる電子回路ユニットは、上記発明において、前記第 1 の回路基板の裏面には凹部が形成され、前記第 1 の回路基板の凹部に形成された前記実装ランドに前記電子部品が実装されていることを特徴とする。

【 0 0 0 9 】

また、本発明にかかる電子回路ユニットは、上記発明において、前記第 2 の回路基板の表面には凹部が形成され、前記第 1 の回路基板に実装された前記電子部品は前記第 2 の回路基板の凹部に収容されていることを特徴とする。

【 0 0 1 0 】

また、本発明にかかる電子回路ユニットは、上記発明において、前記ダミーパッドが接

50

続されるビアおよび配線は、電源ラインまたはグラウンドラインであって、前記投影により前記ダミーパッドが重なる電子部品は、コンデンサであることを特徴とする。

【 0 0 1 1 】

また、本発明にかかる電子回路ユニットは、上記発明において、前記 2 つのダミーパッドは、前記第 2 の回路基板の表面の中心に対して回転対称な位置にあり、アライメントマークとして機能することを特徴とする。

【 0 0 1 2 】

また、本発明の撮像ユニットは、上記のいずれか一つに記載の電子回路ユニットと、表面に撮像素子を有し、裏面にセンサ電極が形成された半導体パッケージと、を備え、前記電子回路ユニットの第 1 の電極パッドと、前記半導体パッケージのセンサ電極とは、接合部材を介して電気的および機械的にそれぞれ接続され、前記電子回路ユニットは、前記半導体パッケージの光軸方向の投影面内に位置することを特徴とする。

10

【 0 0 1 3 】

また、本発明の撮像モジュールは、上記のいずれか一つに記載の電子回路ユニットと、表面に撮像素子を有し、裏面にセンサ電極が形成された半導体パッケージと、複数のケーブルと、を備え、電子回路ユニットの第 2 の回路基板の対向する 2 つの側面には、ケーブル接続電極が形成され、前記複数のケーブルは該ケーブル接続電極に電気的および機械的にそれぞれ接続され、前記電子回路ユニットの第 1 の電極パッドと、前記半導体パッケージのセンサ電極とは、接合部材を介して電気的および機械的にそれぞれ接続されるとともに、前記電子回路ユニットおよび前記複数のケーブルは、前記半導体パッケージの光軸方向の投影面内に位置することを特徴とする。

20

【 0 0 1 4 】

また、本発明の内視鏡は、上記に記載の撮像ユニットが先端に設けられた挿入部を備えたことを特徴とする。

【発明の効果】

【 0 0 1 5 】

本発明によれば、投影によりアライメントマークとして使用されるダミーパッドが重なる電子部品の実装ランドを、配線等により第 3 の電極パッドと接続された前記ダミーパッドと、接合部材、第 2 の電極パッド、および配線等により接続することにより、小型化を可能とするとともに、ダミーパッドが電子部品に接した場合でも、ショートによる電子部品の故障を回避することができる。

30

【図面の簡単な説明】

【 0 0 1 6 】

【図 1】図 1 は、本発明の実施の形態にかかる内視鏡システムの全体構成を模式的に示す図である。

【図 2】図 2 は、図 1 に示す内視鏡先端部に配置される撮像ユニットの斜視図である。

【図 3】図 3 は、図 2 に示す撮像ユニットの分解図である。

【図 4】図 4 は、第 1 の回路基板の裏面側の平面図である。

【図 5】図 5 は、第 2 の回路基板の表面側の平面図である。

【図 6】図 6 は、図 2 に示す撮像ユニットの側面図である。

40

【図 7】図 7 は、図 6 の撮像ユニットの一部拡大図である。

【図 8】図 8 は、図 7 と対向する側面側からの撮像ユニットの一部拡大図である。

【図 9】図 9 は、従来の撮像ユニットの一部拡大図である。

【図 10】図 10 は、本発明の実施の形態の変形例にかかる撮像ユニットの側面図である。

【図 11】図 11 は、図 10 の撮像ユニットの一部拡大図である。

【発明を実施するための形態】

【 0 0 1 7 】

以下の説明では、本発明を実施するための形態（以下、「実施の形態」という）として、撮像ユニットを備えた内視鏡システムについて説明する。また、この実施の形態により

50

、この発明が限定されるものではない。さらに、図面の記載において、同一部分には同一の符号を付している。さらにまた、図面は、模式的なものであり、各部材の厚みと幅との関係、各部材の比率等は、現実と異なることに留意する必要がある。また、図面の相互間においても、互いの寸法や比率が異なる部分が含まれている。

【 0 0 1 8 】

(実施の形態)

図1は、本発明の実施の形態にかかる内視鏡システム1の全体構成を模式的に示す図である。図1に示すように、本実施の形態にかかる内視鏡システム1は、被検体内に挿入され、被検体の体内を撮像して被検体内の画像信号を生成する内視鏡2と、内視鏡2が撮像した画像信号に所定の画像処理を施すとともに内視鏡システム1の各部を制御する情報処理装置3と、内視鏡2の照明光を生成する光源装置4と、情報処理装置3による画像処理後の画像信号を画像表示する表示装置5と、を備える。

10

【 0 0 1 9 】

内視鏡2は、被検体内に挿入される挿入部6と、挿入部6の基端部側であって術者が把持する操作部7と、操作部7より延伸する可撓性のユニバーサルコード8と、を備える。

【 0 0 2 0 】

挿入部6は、照明ファイバ(ライトガイドケーブル)、電気ケーブルおよび光ファイバ等を用いて実現される。挿入部6は、後述する撮像ユニットを内蔵した先端部6aと、複数の湾曲駒によって構成された湾曲自在な湾曲部6bと、湾曲部6bの基端部側に設けられた可撓性を有する可撓管部6cと、を有する。先端部6aには、照明レンズを介して被検体内を照明する照明部、被検体内を撮像する観察部、処置具用チャンネルを連通する開口部および送気・送水用ノズル(図示せず)が設けられている。

20

【 0 0 2 1 】

操作部7は、湾曲部6bを上下方向および左右方向に湾曲させる湾曲ノブ7aと、被検体の体腔内に生体鉗子、レーザメス等の処置具が挿入される処置具挿入部7bと、情報処理装置3、光源装置4、送気装置、送水装置および送ガス装置等の周辺機器の操作を行う複数のスイッチ部7cと、を有する。処置具挿入部7bから挿入された処置具は、内部に設けられた処置具用チャンネルを経て挿入部6先端の開口部から表出する。

【 0 0 2 2 】

ユニバーサルコード8は、照明ファイバ、ケーブル等を用いて構成される。ユニバーサルコード8は、基端で分岐しており、分岐した一方の端部がコネクタ8aであり、他方の基端がコネクタ8bである。コネクタ8aは、情報処理装置3のコネクタに対して着脱自在である。コネクタ8bは、光源装置4に対して着脱自在である。ユニバーサルコード8は、光源装置4から出射された照明光を、コネクタ8b、および照明ファイバを介して先端部6aに伝播する。また、ユニバーサルコード8は、後述する撮像ユニットが撮像した画像信号を、ケーブルおよびコネクタ8aを介して情報処理装置3に伝送する。

30

【 0 0 2 3 】

情報処理装置3は、コネクタ8aから出力される画像信号に所定の画像処理を施すとともに、内視鏡システム1全体を制御する。

【 0 0 2 4 】

光源装置4は、光を発する光源や、集光レンズ等を用いて構成される。光源装置4は、情報処理装置3の制御のもと、光源から光を発し、コネクタ8bおよびユニバーサルコード8の照明ファイバを介して接続された内視鏡2へ、被写体である被検体内に対する照明光として供給する。

40

【 0 0 2 5 】

表示装置5は、液晶または有機EL(Electro Luminescence)を用いた表示ディスプレイ等を用いて構成される。表示装置5は、映像ケーブル5aを介して情報処理装置3によって所定の画像処理が施された画像を含む各種情報を表示する。これにより、術者は、表示装置5が表示する画像(体内画像)を見ながら内視鏡2を操作することにより、被検体内の所望の位置の観察および性状を判定することができる。

50

【 0 0 2 6 】

次に、内視鏡システム 1 で使用する撮像ユニットについて詳細に説明する。図 2 は、図 1 に示す内視鏡先端部に配置される撮像ユニット 1 0 の斜視図である。図 3 は、図 2 に示す撮像ユニット 1 0 の分解図である。

【 0 0 2 7 】

撮像ユニット 1 0 は、撮像素子を有し、裏面である f 2 面にセンサ電極 2 3 が形成された半導体パッケージ 2 0 と、表面である f 3 面および裏面である f 4 面に第 1 の電極パッド 3 2 および第 2 の電極パッド 3 3 がそれぞれ形成され、f 3 面の第 1 の電極パッド 3 2 が半導体パッケージ 2 0 のセンサ電極 2 3 と電気的および機械的に接続されている第 1 の回路基板 3 0 と、表面である f 5 面に第 3 の電極パッド 4 1 a ~ 4 1 j (4 1) (図 5 参 照) が形成され、対向する側面である f 6 面および f 7 面にケーブル接続電極 4 2 がそれぞれ形成されている第 2 の回路基板 4 0 と、第 1 の回路基板 3 0 の裏面である f 4 面に実装される電子部品 5 1 a ~ 5 1 e (5 1) と、第 2 の回路基板 4 0 の側面である f 6 面および f 7 面のケーブル接続電極 4 2 に電気的および機械的に接続される複数のケーブル 6 0 a ~ 6 0 f と、を備える。

【 0 0 2 8 】

撮像ユニット 1 0 において、第 1 の回路基板 3 0 、第 2 の回路基板 4 0 、ならびに f 6 面および f 7 面のケーブル接続電極 4 2 にそれぞれ接続された複数のケーブル 6 0 a ~ 6 0 f は、半導体パッケージ 2 0 の光軸方向の投影面内に収まる大きさである。

【 0 0 2 9 】

半導体パッケージ 2 0 は、ガラス 2 2 が撮像素子 2 1 に貼り付けられた構造となっている。レンズユニットが集光した光はガラス 2 2 の表面である f 1 面を介して、受光部を備える撮像素子 2 1 の受光面に入射する。撮像素子 2 1 の f 2 面 (裏面) にはセンサ電極 2 3 、および、はんだボール等からなる接合部材 2 4 が形成されている。接合部材 2 4 は、はんだボールのほか、金属コアはんだボール、樹脂コアはんだボール、Auバンプ、等でもよい。半導体パッケージ 2 0 は、ウエハ状態の撮像素子チップに、配線、電極形成、樹脂封止、およびダイシングをして、最終的に撮像素子チップの大きさがそのまま半導体パッケージ 2 0 の大きさとなる C S P (C h i p S i z e P a c k a g e) であることが好ましい。

【 0 0 3 0 】

第 1 の回路基板 3 0 は、配線が形成された複数の基板が積層されて板状をなしている (f 3 面および f 4 面に平行な基板が複数積層) 。積層される基板は、セラミックス基板、ガラエポ基板、フレキシブル基板、ガラス基板、シリコン基板等が用いられる。第 1 の回路基板 3 0 の内部には、積層される基板上の配線を導通させる複数のビアが形成されている。第 1 の回路基板 3 0 の f 3 面には第 1 の電極パッド 3 2 が形成され、半導体パッケージ 2 0 のセンサ電極 2 3 と接合部材 2 4 を介して電気的、および機械的にそれぞれ接続されている。f 3 面の第 1 の電極パッド 3 2 と f 2 面のセンサ電極 2 3 との接続部は、図示しない封止樹脂により封止されている。

【 0 0 3 1 】

また、図 4 に示すように、第 1 の回路基板 3 0 の f 4 面の中央部には、凹部 3 1 が設けられ、凹部 3 1 内に電子部品 5 1 a ~ 5 1 e を実装する実装ランド 3 5 a ~ 3 5 e (3 5) が形成されている。実装される電子部品 5 1 a ~ 5 1 e は、コンデンサ、抵抗コイル等の受動部品、ドライバ I C 等の能動部品が例示される。第 1 の回路基板 3 0 の中央付近の凹部 3 1 内に電子部品 5 1 a ~ 5 1 e を実装することにより、撮像素子 2 1 と電子部品 5 1 a ~ 5 1 e との距離を短くできるため、インピーダンスを小さくでき、撮像素子 2 1 の安定的な駆動が可能となることで高画質の画像を得ることができる。また、第 1 の回路基板 3 0 の f 4 面に凹部 3 1 を設け、電子部品 5 1 a ~ 5 1 e を収容するので、硬質部長 (撮像ユニット 1 0 の光軸方向の硬質部分の長さ) を短くすることができる。第 1 の回路基板 3 0 の f 4 面の凹部 3 1 以外の部分には、第 2 の電極パッド 3 3 a ~ 3 3 j が形成され、後述する第 2 の回路基板 4 0 の f 5 面の第 3 の電極パッド 4 1 a ~ 4 1 j と接合部材 3

4 a ~ 3 4 j を介して電氣的、および機械的に接続されている。接合部材 3 4 は、はんだボール、金属コアはんだボール、樹脂コアはんだボール、Au パンプ、等である。

【 0 0 3 2 】

第 2 の回路基板 4 0 は、セラミックス基板、ガラエポ基板、ガラス基板、シリコン基板等からなり、配線が形成された複数の基板が積層されて、対向する側面 f 6 面および f 7 面が階段状をなしている。

【 0 0 3 3 】

図 5 に示すように、第 2 の回路基板 4 0 の表面 f 5 面には、第 2 の電極パッド 3 3 a ~ 3 3 j と接続される第 3 の電極パッド 4 1 a ~ 4 1 j と、2 つのダミーパッド 4 3 a、4 3 b が形成されている。ダミーパッド 4 3 a、4 3 b は、第 2 の電極パッド 3 3 a ~ 3 3 j と同じ工程で形成される。f 4 面の第 2 の電極パッド 3 3 a ~ 3 3 j と f 5 面の第 3 の電極パッド 4 1 a ~ 4 1 j の接続部および凹部 3 1 内は、図示しない封止樹脂により封止されている。ダミーパッド 4 3 a、4 3 b は、表面 f 5 面の中心 C に対して回転対称に配置されている。なお、図 4 には、ダミーパッド 4 3 a および 4 3 b を、光軸方向（第 1 の回路基板 3 0 と第 2 の回路基板 4 0 との接続面である f 4 面および f 5 面に直交する方向）に投影した際の位置を点線で示している。ダミーパッド 4 3 a は、電子部品 5 1 a の図面上で右側の電極と重なる位置に配置され、ダミーパッド 4 3 b は、電子部品 5 1 e の図面上で上側の電極と重なる位置に配置されている。

【 0 0 3 4 】

第 2 の回路基板 4 0 の側面である f 6 面および f 7 面は、半導体パッケージ 2 0 の光軸方向の基端側で近接するような階段状、すなわち、f 6 面および f 7 面には、階段部 S 1、S 2、S 3 および S 4 が形成されている。

【 0 0 3 5 】

f 6 面および f 7 面の階段部 S 2、S 3 および S 4 にはケーブル接続電極 4 2 が形成されている。階段部 S 2、S 3 および S 4 のケーブル接続電極 4 2 は、光軸方向で重ならないようにずらして配置されている。ケーブル 6 0 a ~ 6 0 f (6 0) は、外径が異なるケーブルであって、一端部の絶縁性の外皮 6 2 が剥離され、露出した芯線 6 1 が図示しないはんだによりケーブル接続電極 4 2 に電氣的および機械的に接続されている。外径が小さいケーブル 6 0 a および 6 0 d を先端側の階段部 S 2 のケーブル接続電極 4 2 に、外径が大きいケーブル 6 0 c を基端側のケーブル接続電極 4 2 に接続することにより、ケーブル 6 0 a ~ 6 0 f を半導体パッケージ 2 0 の光軸方向の投影面内に収めることができ、撮像ユニット 1 0 の細径化が可能となる。

【 0 0 3 6 】

次に、図を参照して、電子部品 5 1 およびダミーパッド 4 3 の配置位置、ならびに各電極パッド、実装ランド 3 5、およびダミーパッド 4 3 の配線について説明する。図 6 は、図 2 に示す撮像ユニット 1 0 の側面図である。図 7 は、図 6 の撮像ユニット 1 0 の一部拡大図である。図 8 は、図 7 と対向する側面側からの撮像ユニット 1 0 の一部拡大図である。図 9 は、従来の撮像ユニットの一部拡大図である。

【 0 0 3 7 】

図 6 および図 7 に示すように、ダミーパッド 4 3 a は、光軸方向（第 1 の回路基板 3 0 と第 2 の回路基板 4 0 との接続面である f 4 面および f 5 面に直交する方向）に投影した際、電子部品 5 1 a の図面上で右側の電極と重なる位置に配置されている。

【 0 0 3 8 】

第 1 の回路基板 3 0 と第 2 の回路基板 4 0 との間隔 h 1 は、電子部品 5 1 a とダミーパッド 4 3 a（および電子部品 5 1 e とダミーパッド 4 3 b）とが接しないで、所定の間隔 h 2 を有するように設計されている。しかしながら、電子部品 5 1 a とダミーパッド 4 3 a（および電子部品 5 1 e とダミーパッド 4 3 b）とを間隔 h 2 離間するように設計した場合であっても、接合部材 3 4 の外径精度、第 2 の電極パッド 3 3 と第 3 の電極パッド 4 1 とを接続する際に加える圧力、電子部品 5 1 を実装ランド 3 5 に接続する際のはんだ量等のぶれに伴い、一定数の割合で電子部品 5 1 a とダミーパッド 4 3 a（および/または

電子部品 5 1 e とダミーパッド 4 3 b) とが接することによりショートし、故障の原因となっていた。

【 0 0 3 9 】

従来の撮像ユニットでは、図 9 に示すように、ダミーパッド 4 3 は、第 3 の電極パッド 4 1 と異なるビアおよび配線で接続されるとともに、投影によりダミーパッド 4 3 が重なる位置の電子部品が実装される実装ランド 3 5 も、第 2 の電極パッド 3 3 と異なるビアおよび配線で接続されていた。これに対し、本発明の実施の形態では、図 7 および図 8 に示すように、ダミーパッド 4 3 a および 4 3 b は、第 3 の電極パッド 4 1 a および 4 1 j にそれぞれ接続されるとともに、実装ランド 3 5 a および 3 5 e も、第 2 の電極パッド 3 3 a および 3 3 j にそれぞれ接続されている。このように配線することにより、電子部品 5 1 とダミーパッド 4 3 とがショートした場合であっても、撮像ユニット 1 0 の性能に支障をきたすことなく使用することができる。また、電子部品 5 1 とダミーパッド 4 3 との接触を回避するために第 1 の回路基板 3 0 と第 2 の回路基板 4 0 との間隔 h_1 を大きくする必要がないため、撮像ユニット 1 0 を小型化することができる。なお、凹部 3 1 の深さ h_3 は、電子部品 5 1 を実装ランド 3 5 に実装した場合の高さ h_4 より小さくすることが好ましい。凹部 3 1 の深さ h_3 を、電子部品 5 1 を実装ランド 3 5 に実装した場合の高さ h_4 より小さくすることにより、電子部品 5 1 とダミーパッド 4 3 との間隔 h_2 をより小さい数値に設定することができる。

10

【 0 0 4 0 】

なお、ダミーパッド 4 3 a および 4 3 b を接続する配線は、電源ラインまたはグランドラインとし、ダミーパッド 4 3 a および 4 3 b が重なる位置に配置される電子部品 5 1 a および 5 1 e は、半導体パッケージ 2 0 を安定駆動させるためのコンデンサ等であることが好ましい。

20

【 0 0 4 1 】

本実施の形態にかかる撮像ユニット 1 0 は、投影によりダミーパッド 4 3 a および 4 3 b が重なる位置に配置される電子部品 5 1 a および 5 1 e を実装する実装ランド 3 5 a および 3 5 e を、ビアおよび配線により第 3 の電極パッド 4 1 a および 4 1 j に接続されたダミーパッド 4 3 a および 4 3 b、接合部材 3 4 a および 3 4 j、第 2 の電極パッド 3 3 a および 3 3 j、ならびにビアおよび配線により接続するため、第 1 の回路基板 3 0 と第 2 の回路基板 4 0 との間隔 h_1 を狭くした場合であっても、故障の発生率を低減することができる。

30

【 0 0 4 2 】

また、本実施の形態では、電子部品 5 1 およびケーブル 6 0 を実装する基板を、第 1 の回路基板 3 0 および第 2 の回路基板 4 0 に分割し、撮像素子 2 1 に近接する第 1 の回路基板 3 0 に電子部品 5 1 を実装するので、撮像素子 2 1 と電子部品 5 1 との間のインピーダンスを低下することができる。また、電子部品 5 1 を、第 1 の回路基板 3 0 の裏面 f 4 面に形成した凹部 3 1 に収容することで、撮像ユニット 1 0 の光軸方向の硬質部分の長さを短くすることができる。

【 0 0 4 3 】

さらに、第 1 の回路基板 3 0、第 2 の回路基板 4 0、およびケーブル 6 0 を、半導体パッケージ 2 0 の光軸方向の投影面内に収まる大きさとしているので、撮像ユニット 1 0 の細径化が可能であるとともに、第 1 の回路基板 3 0、第 2 の回路基板 4 0 は、ファインピッチな配線形成が可能な、積層する基板面と平行な面、f 3 面、f 4 面、f 5 面で、半導体パッケージ 2 0 との接続や、第 1 の回路基板 3 0 と第 2 の回路基板 4 0 との接続を行うため、小型化、かつ信頼性の高い撮像ユニット 1 0 を得ることができる。

40

【 0 0 4 4 】

なお、上記の実施の形態では、凹部 3 1 を第 1 の回路基板 3 0 の裏面 f 4 面に設けているが、凹部は第 2 の回路基板の表面 f 5 面に設けてもよい。図 1 0 は、本発明の実施の形態の変形例にかかる撮像ユニット 1 0 A の側面図である。図 1 1 は、図 1 0 の撮像ユニット 1 0 A の一部拡大図である。

50

【 0 0 4 5 】

撮像ユニット 1 0 A において、第 1 の回路基板 3 0 A の f 3 面には第 1 の電極パッド 3 2 が形成され、半導体パッケージ 2 0 のセンサ電極 2 3 と接合部材 2 4 を介して電氣的、および機械的に接続されている。また、第 1 の回路基板 3 0 A の f 4 面の中央部には、電子部品 5 1 a ~ 5 1 e を実装する実装ランド 3 5 a ~ 3 5 e (3 5)、および第 2 の電極パッド 3 3 a ~ 3 3 j が形成されている。

【 0 0 4 6 】

第 2 の回路基板 4 0 A の表面 f 5 面の中央部には、凹部 4 4 が設けられ、凹部 4 4 内にダミーパッド 4 3 a、4 3 b が形成されている。第 2 の回路基板 4 0 A の f 5 面の凹部 4 4 以外の部分には、第 3 の電極パッド 4 1 a ~ 4 1 j が形成され、第 1 の回路基板 3 0 A の f 4 面の第 2 の電極パッド 3 3 a ~ 3 3 j と接合部材 3 4 a ~ 3 4 j を介して電氣的、および機械的に接続されている。

10

【 0 0 4 7 】

ダミーパッド 4 3 a、4 3 b は、実施の形態と同様に、表面 f 5 面の中心 C に対して回転対称に配置されている。ダミーパッド 4 3 a は、電子部品 5 1 a の図面上で右側の電極と重なる位置に配置され、ダミーパッド 4 3 b は、電子部品 5 1 e の図面上で上側の電極と重なる位置に配置されている。

【 0 0 4 8 】

変形例にかかる撮像ユニット 1 0 A において、実施の形態と同様に、第 1 の回路基板 3 0 A の中央付近に電子部品 5 1 a ~ 5 1 e を実装することにより、撮像素子 2 1 の安定的な駆動が可能となり高画質の画像を得ることができる。また、第 2 の回路基板 4 0 A の f 5 面に凹部 4 4 を設けて電子部品 5 1 a ~ 5 1 e を収容しているため、撮像ユニット 1 0 A の光軸方向の硬質部分の長さを短くすることができる。

20

【 0 0 4 9 】

また、撮像ユニット 1 0 A は、ダミーパッド 4 3 a および 4 3 b が重なる位置に配置される電子部品 5 1 a および 5 1 e を実装する実装ランド 3 5 a および 3 5 e を、ビアおよび配線により第 3 の電極パッド 4 1 a および 4 1 j に接続されたダミーパッド 4 3 a および 4 3 b、接合部材 3 4 a および 3 4 j、第 2 の電極パッド 3 3 a および 3 3 j、ならびにビアおよび配線により接続するため、第 1 の回路基板 3 0 A と第 2 の回路基板 4 0 A との間隔 h 1 を狭くした場合であっても、故障の発生率を低減することができる。

30

【 0 0 5 0 】

なお、電子部品 5 1 や接合部材 3 4 の大きさによっては、必ずしも、第 1 の回路基板 3 0 の裏面 f 4 面の凹部 3 1、または第 2 の回路基板 4 0 A の表面 f 5 面の凹部 4 4 を形成する必要はない。

【 産業上の利用可能性 】

【 0 0 5 1 】

本発明の電子回路ユニット、撮像ユニット、撮像モジュールおよび内視鏡は、高画質な画像、および先端部の細径化が要求される内視鏡システムに有用である。

【 符号の説明 】

【 0 0 5 2 】

40

- 1 内視鏡システム
- 2 内視鏡
- 3 情報処理装置
- 4 光源装置
- 5 表示装置
- 6 挿入部
- 6 a 先端部
- 6 b 湾曲部
- 6 c 可撓管部
- 7 操作部

50

- 7 a 湾曲ノブ
- 7 b 処置具挿入部
- 7 c スイッチ部
- 8 ユニバーサルコード
- 8 a、8 b コネクタ
- 10、10 A 撮像ユニット
- 20 半導体パッケージ
- 21 撮像素子
- 22 ガラス
- 23 センサ電極
- 24、34 接合部材
- 30、30 A 第1の回路基板
- 31 凹部
- 32 第1の電極パッド
- 33 第2の電極パッド
- 35 実装ランド
- 40 第2の回路基板
- 41 第3の電極パッド
- 42 ケーブル接続電極
- 43 ダミーパッド
- 51 電子部品
- 60 ケーブル
- 61 芯線
- 62 外皮

10

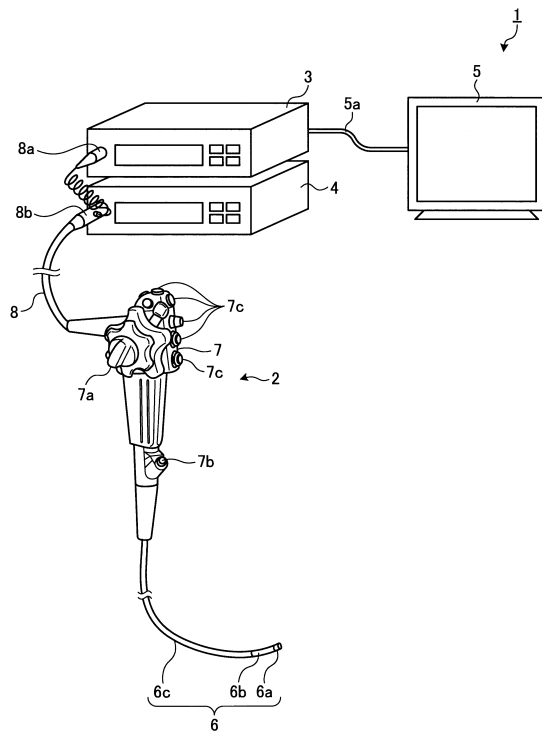
20

【要約】

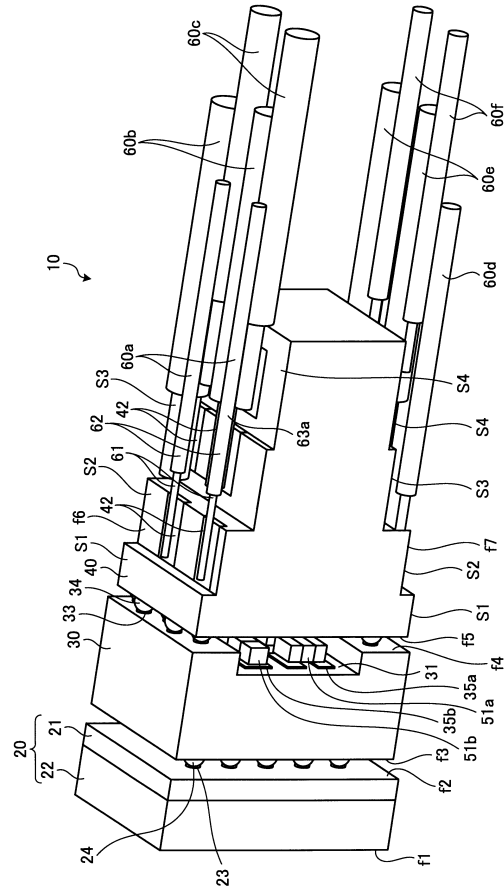
小型化を図りながら、ショート等の故障を低減することのできる電子回路ユニット、撮像ユニット、撮像モジュールおよび内視鏡を提供する。本発明における電子回路ユニットは、第1の電極パッド32、実装ランド35および第2の電極パッド33が形成され、ビアおよび配線を有する第1の回路基板30と、第3の電極パッド41およびダミーパッド43が形成され、ビアおよび配線を有する第2の回路基板40と、実装ランド35に接続される電子部品51と、を備え、ダミーパッド43は、f5面に直交する方向に投影した際、1つの電子部品のいずれか一方の電極と重なり、投影によりダミーパッド43と重なる電子部品51の実装ランド35は、配線等により第3の電極パッド41と接続されたダミーパッド43と、接合部材34、第2の電極パッド33、配線等により接続されている。

30

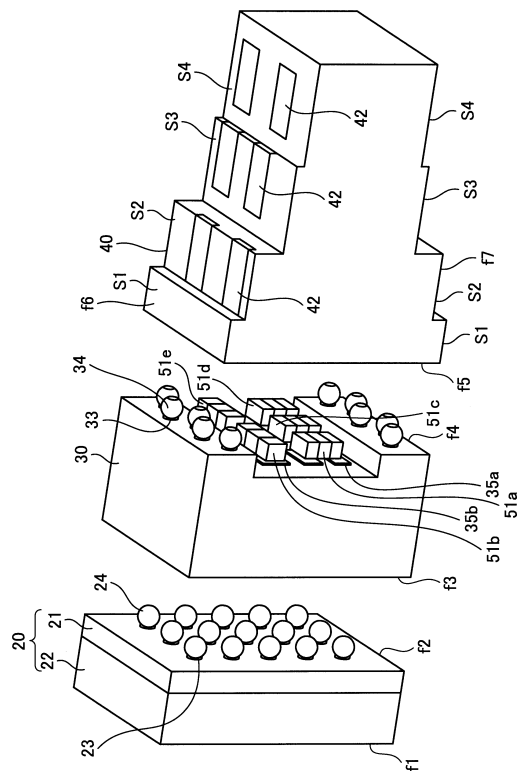
【図 1】



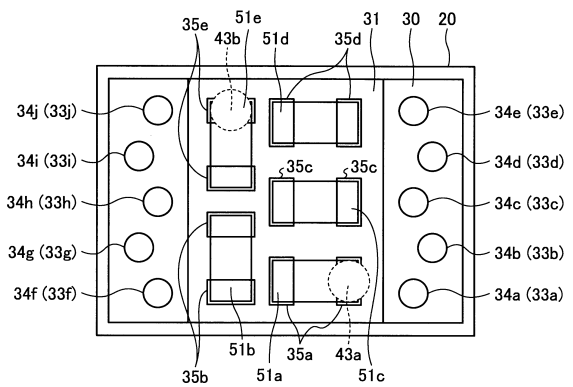
【図 2】



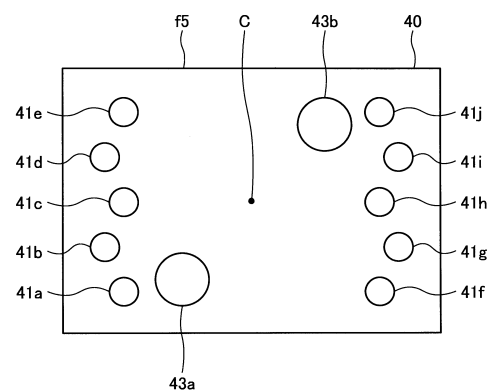
【図 3】



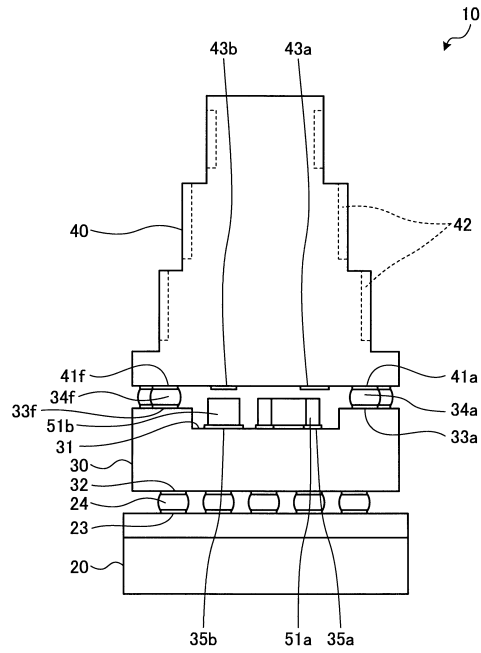
【図 4】



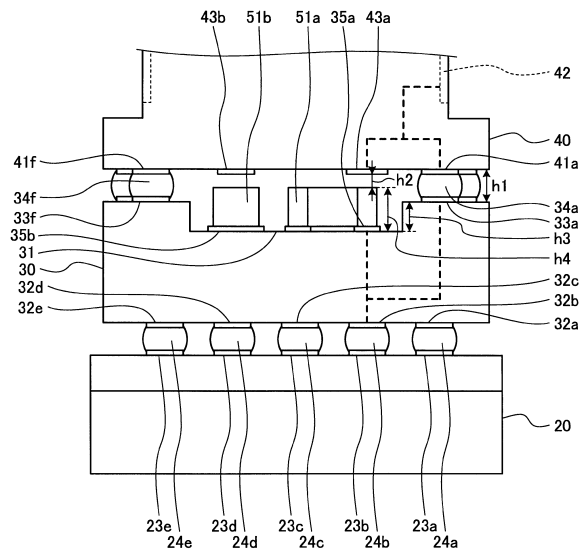
【図 5】



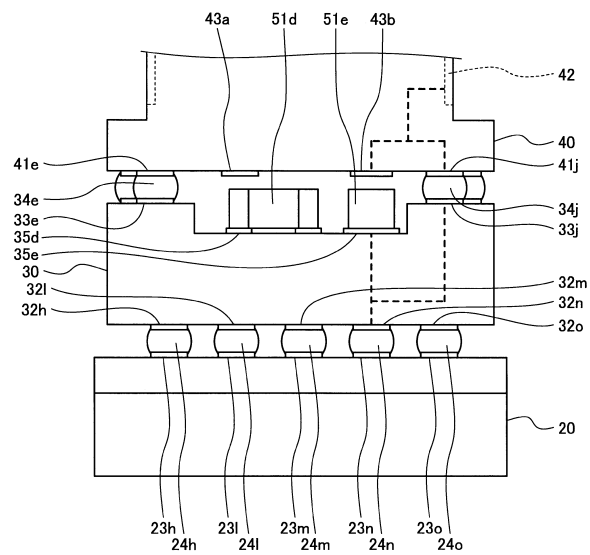
【図 6】



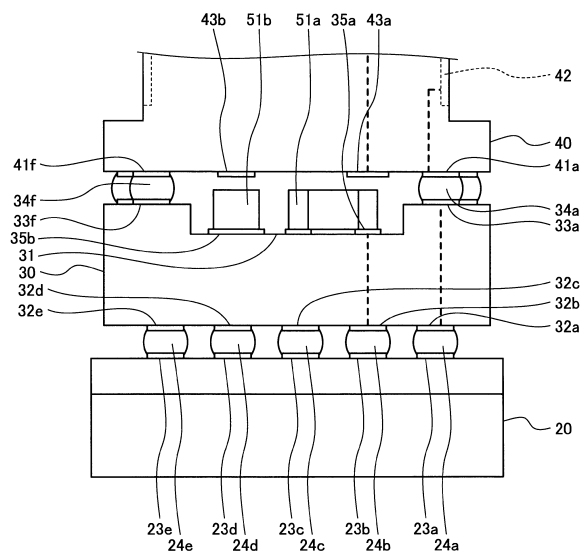
【図 7】



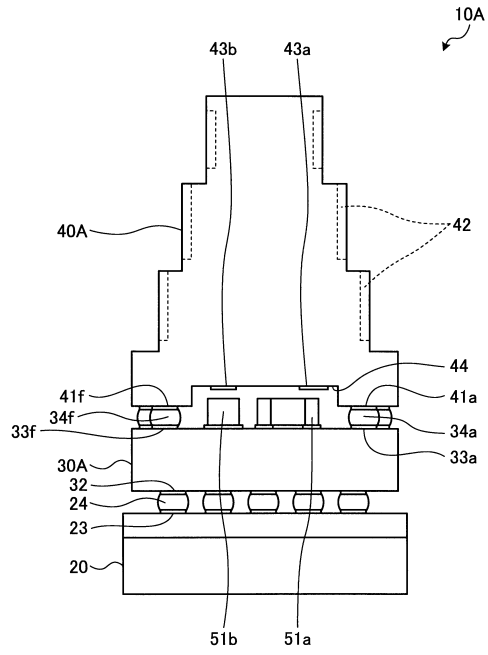
【図 8】



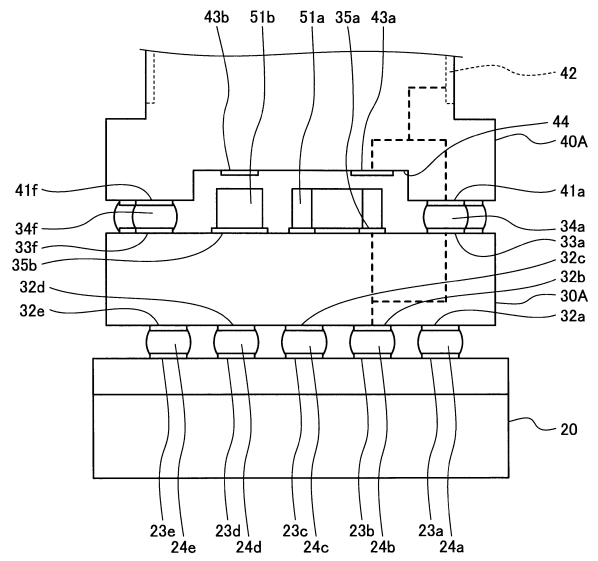
【図 9】



【図 10】



【図 11】



フロントページの続き

- (56)参考文献 特開 2015 - 173736 (JP, A)
特開 2006 - 174431 (JP, A)
特開 2006 - 25852 (JP, A)
特開 2013 - 135823 (JP, A)
特開 2014 - 314 (JP, A)

(58)調査した分野(Int.Cl., DB名)

A61B 1/00 - 1/32
H05K 1/14
H05K 1/18
H01L 23/12
H04N 5/225

专利名称(译)	电子电路单元，成像单元，成像模块和内窥镜		
公开(公告)号	JP6307697B1	公开(公告)日	2018-04-11
申请号	JP2017554530	申请日	2017-04-26
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
当前申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	本原寛幸 川内和樹		
发明人	本原 寛幸 川内 和樹		
IPC分类号	A61B1/04		
CPC分类号	A61B1/05 G02B23/24 H01L23/12 H04N5/225 H05K1/14 H05K1/18 A61B1/00124 H04N5/2253		
FI分类号	A61B1/04.530		
优先权	2016094727 2016-05-10 JP		
其他公开文献	JPWO2017195605A1		
外部链接	Espacenet		

摘要(译)

(EN) 提供了一种电子电路单元，成像单元，成像模块和内窥镜，它们可以在实现小型化的同时减少诸如短路之类的故障。 在根据本发明的电子电路单元中，形成第一电极焊盘32，安装焊盘35和第二电极焊盘33，具有通孔和布线的第一电路板30，第三电极焊盘41和虚设件。 当在垂直于f5平面的方向上投影时，形成焊盘43，具有通孔和布线的第二电路板40以及连接至安装焊盘35的电子部件51，虚设焊盘43，电子部件51的安装焊盘35与一个电子部件的一个电极重叠并且通过投影与虚设焊盘43重叠，该虚设焊盘43具有通过配线等与第三电极焊盘41连接的虚设焊盘43和接合部件34。 ，第二电极焊盘33，布线等被连接。

(19) 日本国特許庁 (JP)	(12) 特 許 公 報 (B1)	(11) 特許番号 特許第6307697号 (P6307697)
(45) 発行日 平成30年4月11日 (2018. 4. 11)	(24) 登録日 平成30年3月23日 (2018. 3. 23)	
(51) Int. Cl. A 6 1 B 1 / 0 4 (2006. 01)	F I A 6 1 B 1 / 0 4 5 3 0	
請求項の数 8 (全 14 頁)		
(21) 出願番号 特願2017-554530 (P2017-554530) (86) (22) 出願日 平成29年4月26日 (2017. 4. 26) (86) 国際出願番号 PCT / JP2017 / 016560 審査請求日 平成29年10月17日 (2017. 10. 17) (31) 優先権主張番号 特願2016-94727 (P2016-94727) (32) 優先日 平成28年5月10日 (2016. 5. 10) (33) 優先権主張国 日本国 (JP)	(73) 特許権者 000000376 オリンパス株式会社 東京都八王子市石川町2 9 5 1 番地 (74) 代理人 110002147 特許業務法人酒井国際特許事務所 (72) 発明者 本原 寛幸 東京都八王子市石川町2 9 5 1 番地 オリ ンパス株式会社内 (72) 発明者 川内 和樹 東京都八王子市石川町2 9 5 1 番地 オリ ンパス株式会社内 審査官 森川 龍匡	
早期審査対象出願		
最終頁に続く		
(54) 【発明の名称】 電子回路ユニット、撮像ユニット、撮像モジュールおよび内視鏡		